

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-281051

(P2001-281051A)

(43)公開日 平成13年10月10日 (2001.10.10)

(51)Int.Cl.<sup>7</sup>

G 0 1 J 1/02  
5/12  
5/48  
H 0 1 L 27/14  
31/02

識別記号

F I

G 0 1 J 1/02  
5/12  
5/48  
H 0 1 L 27/14  
31/02

テマコト<sup>\*</sup>(参考)  
C 2 G 0 6 5  
2 G 0 6 6  
F 4 M 1 1 8  
K 5 F 0 8 8  
B

審査請求 未請求 請求項の数 6 O L (全 10 頁)

(21)出願番号

特願2000-95812(P2000-95812)

(22)出願日

平成12年3月30日 (2000.3.30)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 真 塩 尚 哉

神奈川県川崎市幸区小向東芝町1 株式会  
社東芝研究開発センター内

(72)発明者 飯 田 義 典

神奈川県川崎市幸区小向東芝町1 株式会  
社東芝研究開発センター内

(74)代理人 100064285

弁理士 佐藤 一雄 (外3名)

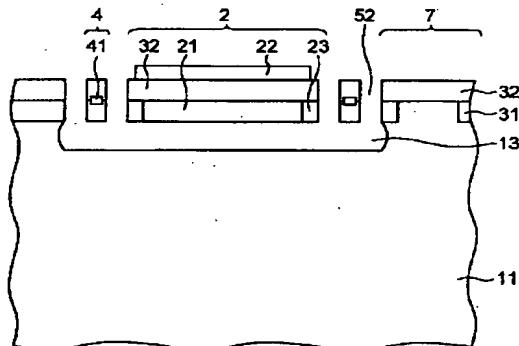
最終頁に続く

(54)【発明の名称】 热型赤外線センサおよびその製造方法

(57)【要約】

【課題】 構造の自由度が高く、且つ低コストな熱型赤外線センサおよびその製造方法を提供することを目的とする。

【解決手段】 半導体基板の内部に形成された平板状空洞の上部に、赤外線検知部および支持脚を形成し、半導体基板上には検知部からの信号の処理回路部を作製する。これにより、処理回路部の構造が基板構造に影響されることがないので特性が向上する。また構造が容易になり、製造コストを低減することができる。



1

## 【特許請求の範囲】

【請求項1】入射赤外線を吸収し熱に変換する吸収部と前記吸収部において発生した熱による温度変化を電気信号に変換する熱電変換部とを有する検知部と、

前記検知部で得られた前記電気信号を処理するための半導体素子を含む処理回路部と、

を備え、

前記検知部は、前記検知部の側面まで延伸する少なくとも一つ以上の支持脚によって半導体基板から離間して支持され、

前記検知部と前記半導体基板との間に平板状空洞が形成され、

前記処理回路部は、前記半導体基板上に直接形成されて

いることを特徴とする熱型赤外線センサ。

【請求項2】前記処理回路部において前記半導体素子の直下に空洞が設けられたことを特徴とする請求項1記載の熱型赤外線センサ。

【請求項3】前記検知部は、複数のpn接合半導体素子を含み、前記複数のpn接合半導体素子のそれぞれは絶縁層により素子分離されていることを特徴とする請求項1または2に記載の熱型赤外線センサ。

【請求項4】前記平板状空洞の内壁に酸化膜が形成されたことを特徴とする請求項1～3のいずれか1つに記載の熱型赤外線センサ。

【請求項5】前記平板状空洞の深さの光学距離が検知する赤外線の波長の略1/4であることを特徴とする請求項1～4のいずれか1つに記載の熱型赤外線センサ。

【請求項6】赤外線を吸収して熱電変換する検知部と、前記検知部で得られた電気信号を処理するための半導体素子を含む処理回路部と、を有し、前記検知部は、前記検知部の側面まで延伸する少なくとも一つ以上の支持脚によって半導体基板から離間して支持されてなる熱型赤外線センサの製造方法であって、

半導体基板の表面に複数のトレンチを配列形成する工程と、

前記半導体基板に熱処理を施すことにより、前記複数のトレンチのそれぞれの開口を塞ぎ平板状空洞に変える工程と、

前記平板状空洞の上の単結晶半導体層に、前記検知部を形成する工程と、

前記半導体基板上に、前記処理回路部を形成する工程と、

前記検知部の周囲に、前記平板状空洞まで貫通する支持脚形成溝を開口することにより、前記支持脚を形成する工程と、

を備えたことを特徴とする熱型赤外線センサの製造方法。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】本発明は、熱型赤外線センサ

50

2

及びその製造方法に関し、より詳細には、外部からの赤外線信号を検知する熱型赤外線センサであって、SOI基板を必要とせずに高性能で容易に製造することができる熱型赤外線センサ及びその製造方法に関する。

## 【0002】

【従来の技術】赤外線センサは、昼夜にかかわらず検出可能であるとともに、可視光よりも煙や霧などに対する透過性が高いという特長があり、さらに被写体の温度情報をも得ることができることから、防衛分野をはじめ監視カメラや火災検知カメラとして広い応用範囲を有する。

【0003】入射した赤外線を感知する熱型赤外線センサの一例として、pn接合を検知部に含む熱型赤外線センサ構造を用いて説明する。

【0004】pn接合型赤外線センサは、物体から放射される赤外線を、pn接合部の温度変化に応じて拡散電位障壁の高さやキャリア数が変化することを利用したものである。具体的にはセンサ表面に赤外線の照射により温度が変化する「赤外線吸収体」が設けられており、その温度変化を例えばpn接合を利用してトランジスタ部に導くことにより、pn接合部のバンド構造が変化させる。この変化を例えば低電流動作による電圧変化を読み取ることにより、照射された赤外線強度を観測し、測定物体の形状および表面温度を検知することができる。

【0005】次に、従来のpn接合型赤外線センサの一例について図を用いて説明する。

【0006】図9及び図10は、従来のpn接合型赤外線センサの一例を示す構成図であり、図9はその平面図、図10はそのA-A'線断面図である。

【0007】これらの図面において、1は基板、2は検知部、4は支持脚、7は処理回路部をそれぞれ表す。検知部2と支持脚4の下の基板1は、マイクロマシーニングおよびエッチング技術により除去されて空洞6が形成され、検知部2は基板1から延伸した支持脚4によって中空に支えられている。

【0008】検知部2は、検知層21を絶縁性基板12および絶縁膜23、32が覆うように形成されており、絶縁膜32の上部に赤外吸収層22を有する。検知部2に照射した赤外線を、赤外吸収層22により吸収することにより検知部2の温度が上昇する。この温度変化を検知層21により電気信号に変換することによって赤外線検知を行なう。検知部2により変換された電気信号は、支持脚4の内部にある配線41により処理回路部7に導かれ信号処理を経て出力信号に変換される。

【0009】このような従来の構造において検出感度向上のためには、検知部2と基板1との断熱性が重要である。つまり、検知部2から基板1への熱の「逃げ」を極力抑える必要がある。そのため、検知部2を基板1から空洞6により分離し、基板との接点は支持脚4のみをしている。支持脚4は熱伝導の低い材料により形成し、マ

イクロマシーニングにより細く長く加工することにより、基板への熱伝導を抑える必要がある。

【0010】検知部2と基板1との熱的な分離のために必要な空洞6の作製方法をじでは、異方性エッチャングが用いられる。エッチャング溶液の例としては水酸化カリウム(KOH)溶液、水酸化テトラメチルアンモニウム(TMAH)溶液である。作製方法はマイクロマシーニングにより作製したエッチャング孔51に、前記のエッチャング溶液を注入することにより行なう。この空洞6を作製する際には、検知層21が絶縁性基板12および絶縁膜23、32で完全に覆われていることが必要である。仮に、検知層21がエッチャング孔51およびシリコン基板11に接していると、異方性エッチャングの際にシリコン基板11のみならず、検知層21までエッチャングされてしまう。

【0011】前記の検知部21を絶縁膜で完全に覆う構造を容易に実現するためには、シリコン基板上に絶縁膜および単結晶シリコン膜が順次形成されたSOI(Silicon-on-insulator)基板を用いる方法がある。前記の構造において絶縁膜が絶縁性基板12の役割を果たし、SOI部分に検知層21を形成する。検知層21を作製後に、絶縁膜23および32を検知部側面および上部に形成することにより行なう。

#### 【0012】

【発明が解決しようとする課題】しかし、SOI基板を用いる場合、単結晶シリコン層はおよび絶縁膜の厚さは、検知部での赤外線感度や異方性エッチャング工程などを考慮し決定する必要がある。例えば、報告例にある

(Part of SPIE Conference on Infrared Technology and Applications XXV, vol13698, pp556-564, 1999)構造のように横方向のpn接合を利用した場合、接合面積を大きくするためには単結晶シリコン層を厚くする必要がある。また絶縁膜は、その膜厚を厚くすると検知部の熱容量の増大につながり高速性を損なうが、一方でその膜厚を薄くすると異方性エッチャングの際に検知層に対するエッチャングブロックとして効果をもたない。

【0013】ところが、検知部と処理回路部とは同一のSOI基板上に形成するために、処理回路部において単結晶シリコン膜および絶縁膜の厚さは検知部のものと同じしなければならない。このため、処理回路部に含まれる半導体素子の構造に制約を受けてしまう。たとえば処理回路部にMOSFETを用いる場合、基板浮遊効果や短チャネル効果などの影響を取り除くのが困難になってしまう。

【0014】さらにSOI基板は通常のシリコン基板に比べ価格が高く、トータルコストの面でもデメリットがある。

【0015】本発明は、かかる課題の認識に基づいてなされたものであり、その目的とするところは、赤外線センサの熱分離構造を作製する際に、SOI基板などの高

価な基板を使用せず、エッチャング工程を行なうことなく検知部が基板との熱分離構造を形成し、且つ検知部と処理回路部の単結晶シリコン膜および絶縁膜の厚さを基板構造に制限されることなく自由に設計しうる構造を有する赤外線センサ及びその製造方法を提供することにある。これにより、例えばpn接合型の熱型赤外線センサの作製コストを低減することができ、また検知部と処理回路部の特性向上が可能となる。

#### 【0016】

【課題を解決するための手段】上記目的を達成するため、本発明の熱型赤外線センサは、入射赤外線を吸収し熱に変換する吸収部と前記吸収部において発生した熱による温度変化を電気信号に変換する熱電変換部とを有する検知部と、前記検知部で得られた前記電気信号を処理するための半導体素子を含む処理回路部と、を備え、前記検知部は、前記検知部の側面まで延伸する少なくとも一つ以上の支持脚によって前記半導体基板から離間して支持され、前記検知部と前記半導体基板との間に平板状空洞が形成され、前記処理回路部は、前記半導体基板上に直接形成されていることを特徴とする。

【0017】ここで、処理回路部が「半導体基板上に直接形成され」とは、例えば、埋め込み絶縁膜などを介さずに半導体基板の表面の半導体層に形成されていることをいう。

【0018】ここで、前記処理回路部において前記半導体素子の直下に空洞が設けられたものとしても良い。

【0019】また、前記検知部は、複数のpn接合半導体素子を含み、前記複数のpn接合半導体素子のそれぞれは絶縁層により素子分離されているものとしても良い。

【0020】また、前記平板状空洞の内壁に酸化膜を形成しても良い。

【0021】また、前記平板状空洞の深さの光学距離が検知する赤外線の波長の略1/4であるものとしても良い。

【0022】一方、本発明の熱型赤外線センサの製造方法は、赤外線を吸収して熱電変換する検知部と、前記検知部で得られた電気信号を処理するための半導体素子を含む処理回路部と、を有し、前記検知部は、前記検知部の側面まで延伸する少なくとも一つ以上の支持脚によって前記半導体基板から離間して支持されてなる熱型赤外線センサの製造方法であって、半導体基板の表面に複数のトレンチを配列形成する工程と、前記半導体基板に熱処理を施すことにより、前記複数のトレンチのそれぞれの開口を塞ぎ平板状空洞に変える工程と、前記平板状空洞の上の単結晶半導体層に、前記検知部を形成する工程と、前記半導体基板上に、前記処理回路部を形成する工程と、前記検知部の周囲に、前記平板状空洞まで貫通する支持脚形成溝を開口することにより、前記支持脚を形成する工程と、を備えたことを特徴とする。

【0023】ここで、平板状空洞を形成する方法としては、本願出願人が既に出願した例えは特願平11-246582号明細書に記載された方法がある（以下、「E-S法」と称する）。この方法はシリコン基板表面に、一定間隔で同じ深さの溝（トレンチ）を2次元に作製し、減圧下の水素雰囲気中で高温アニールを行うことにより溝の上部のみを塞ぎ、溝の下部では近傍の溝との結合を生じる。結果としてシリコン基板内部に平板状の空洞を形成し、その空洞上部には平板状の単結晶シリコン膜が形成される。

#### 【0024】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しつつ詳細に説明する。

【0025】（第1の実施の形態）図1は、本発明の第1の実施の形態に係わる熱型赤外線センサの断面構造を表す概念図である。すなわち、同図の赤外線センサは、半導体素子、具体的にはpn接合を用いたものであり、図中11はシリコン基板、13は平板空洞、2は検知部、4は支持脚、7は処理回路部をそれぞれ表す。

【0026】検知部2は支持脚4により支えられており、シリコン基板11に接続されている。すなわち、検知部2は、シリコン基板11に形成された中空部において、この中空部の側壁から検知部2の側面まで延伸する支持脚4によってシリコン基板11から離間した状態で支持されている。

【0027】検知部2は、pn接合を含むトランジスタにより構成される検知層21、検知層中のpn接合を含むトランジスタの素子分離に用いられる絶縁膜23、検知層上の絶縁膜32、赤外吸収層22によって構成される。

【0028】図2(a)は、検知層21の平面構成の一例を表す概念図であり、図2(b)はそのA-A'線断面図である。ここに表した例では、第1導電型の半導体25と第2導電型の半導体26とからなる「横型」のpn接合素子が4個形成され、これらのpn接合素子は絶縁膜23により素子分離されている。素子分離用の絶縁膜23は、例えばシリコンの熱酸化により形成することができる。これらのpn接合素子は、内部配線27によって直列に接続されている。このように複数のpn接合素子を直列に接続することにより、赤外線入射による温度変化に対する感度を向上することができる。

【0029】図3(a)は、検知層21の平面構成の他の例を表す概念図であり、図3(b)はそのA-A'線断面図である。ここに表した例では、第1導電型の半導体25と第2導電型の半導体26とからなる「縦型」のpn接合素子が4個形成され、これらのpn接合素子は絶縁膜23により素子分離されている。本具体例の場合も、複数のpn接合素子を直列に接続することにより、温度変化に対する感度を向上することができる。さらに、本具体例においては、「縦型」のpn接合素子を形

成することにより、図2に表した「横型」のものよりもpn接合面積を大きくとることができる。その結果として、温度変化に対する検出感度をさらに高くすることができます。

【0030】さて、図1に戻って説明を続けると、本発明の赤外線センサにおいては、検知部2に照射した赤外線を、赤外吸収層22により吸収することにより検知部2の温度が上昇する。この温度変化を検知層21により電気信号に変換することにより赤外線検知を行う。検知部2により変換された電気信号は、支持脚4の内部にある配線41により処理回路部7のpn接合を含むトランジスタに導かれ信号処理を経て出力信号に変換される。

【0031】吸収された赤外線が熱に変換された後に、検知層21に含まれるpn接合部を含むトランジスタによって効率よく変換されるためには、検知部2が周辺と熱分離していることが重要となる。そのための構成として、検出部2とシリコン基板11との間に平板状空洞13を設け、また検出部2を熱伝導性の低い支持脚4を用いてシリコン基板11に接続することにより高い熱分離が実現できる。

【0032】本発明の赤外線センサを、図9及び図10に示した従来の赤外線センサと比較すると、まず、検知部2の下の空洞の形状が異なる。

【0033】すなわち、図9及び図10に表した従来のセンサの場合には、エッティング孔51から水酸化カリウム(KOH)溶液や水酸化テトラメチルアンモニウム(TMAH)溶液などのエッティング溶液を注入して異方性エッティングする。その結果として、検知部2の下の空洞6は、シリコン基板の面方位が出現した逆ピラミッド状の空間に形成されている。

【0034】これに対して、本発明の赤外線センサの場合には、検知部2の下の空洞13は平板状であり、シリコンの面方位が顕著に出現することはない。従って、第4実施形態に関して後に詳述するように、平板状空洞13の下面で赤外線を反射させて感度をさらに向上させることも可能となる。

【0035】また、本発明の赤外線センサは、周辺回路部においても従来のものと異なる。つまり、図10に表したように、従来のセンサは、SOI基板に形成されているので、周辺回路部7の下にも、埋め込み酸化膜12が設けられている。これに対して、本発明の赤外線センサにおいては、周辺回路部7の下に埋め込み酸化膜は存在しない。その結果として、後に詳述するように基板浮遊効果による動作の不安定などの問題が生じない。

【0036】次に、本実施形態の赤外線センサの製造方法について説明する。

【0037】図4は、本実施形態の赤外線センサの製造工程の要部を表す工程断面図である。

【0038】まず、図4(a)に表したように、シリコン基板11の内部に平板状空洞13を形成する。この際

に、本発明においては、異方性エッチング工程なしに単結晶シリコン層の下に空洞13を形成する。まず、この形成方法（以下、「ESS（formation of Empty Space by Etching）法」と称する）について図5を参照しつつ説明する。

【0039】図5は、本発明に係る平板状空洞13を形成する方法を表す工程断面図である。

【0040】まず、図5（a）に表したように、シリコン基板11上にマスク材Mを形成し、その上にフォトレジストパターンRを形成する。マスク材Mについては、後に詳述する。

【0041】次に、図5（b）に表したように、フォトレジストパターンRをマスクとして、異方性エッチング例えばRIE（reactive ion etching）によりマスク材Mをパターニングし、マスク材MにフォトレジストパターンRのパターンを転写する。

【0042】次に、図5（c）に表したように、フォトレジストパターンRを酸化性雰囲気に晒して炭化させて除去し、さらに、マスク材Mをマスクとして異方性エッチング例えばRIEによりシリコン基板11をパターニングして、シリコン基板11の表面に複数のトレンチTを2次元的に配列形成する。

【0043】ここで、トレンチTは例えば略円形の穴とすることができ、その寸法は、例えば、半径0.2μm、深さ2μm程度で、トレンチT同士の最短の間隔を0.8μm程度とすることができます。

【0044】また、マスク材Mは、異方性エッチングによるシリコン基板11のパターニングの際にシリコンよりもエッティングレートが十分に遅い材料であることが望ましく、例えば異方性エッチングにRIEを用いた場合には、シリコン酸化膜、またはシリコン窒化膜とシリコン酸化膜との積層膜などが適している。

【0045】次に、マスク材Mを除去した後、減圧下での非酸化性雰囲気、好ましくはSiO<sub>2</sub>を還元する雰囲気、例えば1100℃、10 Torrの100%水素雰囲気中にて高温アニールを行うことにより、図5（d）の状態を経て図5（e）に表すように各トレンチTの開口が閉ざされて空洞Vが形成され、さらに各トレンチTにて形成された空洞Vが一体化することによって、シリコン基板11の内部に单一の平板状の空洞13が出現する。

【0046】図5（d）から（e）に至るシリコン基板11表面の形態の変化は、シリコン基板11の表面のシリコン酸化膜が除去された後に、表面エネルギーを最小にするよう生ずるシリコン原子の表面マイグレーションによるものである。

【0047】再び図4に戻って、説明を続ける。

【0048】以上説明したESS法により平板状空洞13を形成したら、次に、図4（b）に表したように、平板状の平板状空洞13上に存在する平板状の単結晶シリ

コン層に、pn接合トランジスタを形成することにより熱型赤外線センサの熱感知部である検知層21を構成する。また、処理回路部7には電気信号の読み出し回路となるpn接合トランジスタを形成する。検知層21および処理回路部7のトランジスタの素子分離には例えばLOCOSを用いて絶縁膜31を作製することが可能である。

【0049】次に、図4（c）に表したように、検知部2からの信号を処理回路部7に伝達する経路として配線41を形成し、絶縁膜32をウェハ全面に積層後、検知部2の上部のみに赤外吸収層22を形成する。

【0050】次に、図4（d）に表したように、支持脚4をパターニングする。具体的には、例えばマイクロマシーニング技術などを用いて絶縁膜32と31をパターニングすることにより支持脚形成溝52を作製する。この結果、検知部2が側面から支持脚4によりシリコン基板11に支えられる形状が完成する。

【0051】以上説明したように、本発明によれば、支持脚形成溝52を作製した状態ですでに基板との熱分離が完了しているので、その後にエッチングを行なう必要がない。また基板は、単結晶シリコン基板にESS法を用いて平板上空洞13を作製したものを使っているので、素子作製工程でのトータルコストはSOI基板を使用する場合と比較して低減することが可能となる。

【0052】さらに、SOI基板を用いる場合には、処理回路部7において、pn接合トランジスタを有する単結晶シリコン層および絶縁膜の厚さが検知部2のものと同一にならざるを得なかつたが、本発明の構造および製造方法を用いることにより周辺回路部の素子設計を、検知部の構造に制約されることなく行なえる。

【0053】（第2の実施の形態）次に、本発明の第2の実施の形態について説明する。

【0054】図6（a）は、本発明の第2の実施の形態に係わる熱型赤外線センサの要部断面図であり、同図（b）はその処理回路部7の拡大断面図である。

【0055】本実施形態の赤外線センサは、第1実施形態のセンサにおける処理回路部7の一部に部分空洞14を設けたものである。すなわち、同図において、11はシリコン基板、31はSTIを用いて素子分離するため埋め込まれた絶縁膜、72、73はそれぞれソース拡散層、ドレイン拡散層、74はゲート酸化膜、75はゲート電極をそれぞれ表す。すなわち、処理回路部7の素子の一つが、MOSトランジスタ71により構成されている。また、部分空洞14は、第1実施形態に関して前述したESS法を用いることによりシリコン基板11内の、とくにゲート電極75の下方に形成することができる。

【0056】本実施形態の構造によれば、MOSトランジスタ71のチャネル領域における空乏層の広がりを部分空洞14により抑えられるために、「短チャネル効

果」を低減することが可能となる。また、部分空洞14がソース拡散層72およびドレイン拡散層73の下に形成されているために、素子容量の低減も図れる。

【0057】これらの効果はSOI基板を用いても得られる。しかし、本実施形態の構造においては、MOSトランジスタ71はシリコン基板11と部分的に絶縁しているだけであるので、基板浮遊効果が起こらずに動作の安定な素子を提供することが可能である点で、SOI基板を用いた場合よりも有利である。また、部分空洞14上のMOSトランジスタ71部分における半導体層の厚さは、ESS法を用いれば自由に決めることができ、検知部2での検知層21の厚さによる構造的な制約を受けることがない。

【0058】なお、図6においては、部分空洞14が平板状空洞13とは独立して形成された構成例を表したが、これ以外にも、部分空洞14と平板状空洞13とが一体となっていても良い。つまり、図4(a)に表したように平板状空洞を形成した後に、その中央部に検知部2を形成し、平板状空洞の隅部において空洞の上に処理回路部7を形成しても良い。

【0059】(第3の実施の形態) 次に、本発明の第3の実施の形態について説明する。

【0060】図7は、本発明の第3の実施の形態に係わる熱型赤外線センサの要部断面図である。同図について、図1乃至図6に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0061】本実施形態においては、平板空洞13の内部に空洞内酸化膜15を設ける。すなわち、ESS法により作製した平板空洞13内を熱酸化することにより、空洞内酸化膜15を形成する。

【0062】本実施形態の構造においては、は検知層21の素子分離が容易であるという利点がある。すなわち、図2あるいは図3に示したように、検知層21に複数のpn接合素子を形成するための素子分離を行なう場合、素子分離溝をRIEで形成する際に空洞内酸化膜15がエッチングストップ層として機能する。その結果として、検知層21が非常に薄い平板状半導体膜(たとえば200nm)の場合にも、STI(shallow trench isolation)技術により素子分離を容易且つ確実に形成することができる。

【0063】また検知層21の下面に空洞内酸化膜15が存在するので、検知層21の保護酸化膜としての効果も得られる。

【0064】酸化膜15の形成は、例えば、図4(d)に表した工程により支持脚4を形成した後に、支持脚形成溝52を介して空洞13の内壁を酸化性雰囲気に晒しつつ熱酸化させて形成することができる。

【0065】(第4の実施の形態) 次に、本発明の第4の実施の形態について説明する。

【0066】図8は、本発明の第4の実施の形態に係わ

る熱型赤外線センサの要部断面図である。図8についても、図1乃至図7に関して前述したものと同様の要素には同一の符号を付して詳細な説明は省略する。

【0067】本実施形態においては、平板空洞13の深さ方向における光学距離Dが、入射する赤外線の波長の1/4とされている。例えば、赤外線の波長を10μmとすると、平板空洞13の深さDを約2.5μmとする。

【0068】この構造はたとえばESS法を用いて作製するが、ESS法によると、基板中に形状及び深さ寸法の制御性のよい平板空洞を形成することが容易である。本実施形態の構造によれば、上方から入射した後に検知部2を通過した赤外線は、平板空洞13の底面で反射され、検知層21の位置で強度が最大になり、出力信号強度を向上することが可能となる。つまり、赤外線に対する感度をさらに向上させることができる。

【0069】以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明はこれらの具体例に限定されるものではない。

【0070】例えば、前述した具体例においては、検知層および処理回路部の半導体素子をpn接合を含む構成としたが、その他の構成の半導体素子を用いても本発明は同様に適用でき同様の効果が得られる。

【0071】また、平板空洞作製技術はESS法に限るものではなく、基板内に空洞を形成し、空洞の上の結晶が単結晶であるならば本発明を同様に適用できる。

【0072】また、基板もシリコン基板に限らず、その他の半導体材料あるいは誘電体や絶縁体材料からなる基板を用いることもできる。その他、本発明の趣旨を逸脱しない範囲で、種々変形して実施することが可能である。

### 【0073】

【発明の効果】本発明は、以上説明した形態で実施され以下に説明する効果を奏する。

【0074】まず、第1の発明によれば、検知部で検出した信号を処理するために半導体基板上に形成された処理回路部が、半導体基板に接するように形成させているので、SOI基板を用いた場合に発生するような、基板構造の影響を受けることなく処理回路部を構成できる。

【0075】これにより処理回路部の特性向上を行なうことが可能となる。

【0076】また、第2の発明によれば、処理回路部の半導体素子に部分的な空洞を形成することにより、素子容量を低減するとともに、素子が基板と接しているので基板浮遊効果や短チャネル効果を低減することができる。

【0077】また、第3の発明によれば、検知部の半導体素子を絶縁膜により素子分離することにより、素子数を増やすことが可能になり、検出感度向上につながる。

【0078】また、第4の発明によれば、平板状空洞の

11

内面に酸化膜を形成することにより、素子分離の分離溝作製の際に酸化膜がエッチングストップ層となり、検知層が非常に薄い構造でも安定して素子分離構造を形成できる。さらには検知層の保護酸化膜の役割を果たす。

【0078】また、第5の発明によれば、平板状空洞の深さの光学距離を入射赤外線波長の1/4程度とすることにより、空洞底面で反射した赤外線が検知部の位置で強度が最大となり、検出感度の向上が可能となる。

【0079】また、第6の発明によれば、ESS法によって基板内に平板状の空洞を作製し、空洞上部の単結晶層には検知部を、基板上には処理回路部を作製し、さらに支持脚形成のための溝を形成する。この工程においては、検知部と基板との熱分離をエッチング工程なしに作製でき、さらにはSOIのような高価な基板を使用する必要がないので、工程の簡略化およびコストの低減が可能となる。

【0080】以上説明したように、本発明によれば、高性能の熱型赤外線センサを低価格で提供することが可能となり、産業上のメリットは多大である。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係わる熱型赤外線センサ構成の断面図である。

【図2】図2(a)は、検知層21の平面構成の一例を表す概念図であり、図2(b)はそのA-A'線断面図である。

【図3】図3(a)は、検知層21の平面構成の他の一例を表す概念図であり、図3(b)はそのA-A'線断面図である。

【図4】本発明の第1の実施形態に係わる熱型赤外線センサの製造方法を示す工程断面図である。

【図5】ESS法による平板状空洞の形成方法を表す工程断面図である。

【図6】本発明の第2の実施の形態に係わる熱型赤外線センサ構成の断面図および拡大断面図である。

【図7】本発明の第3の実施の形態に係わる熱型赤外線\*

12

\*センサ構成の断面図である。

【図8】本発明の第4の実施の形態に係わる熱型赤外線センサ構成の断面図である。

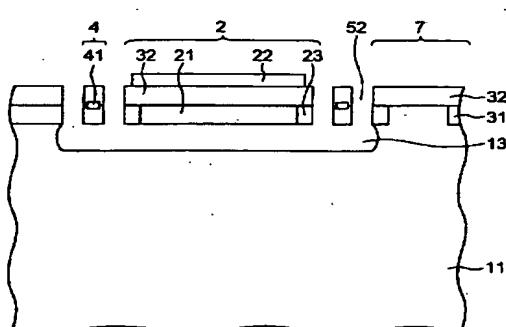
【図9】従来の熱型赤外線センサ構成の上面図である。

【図10】従来の熱型赤外線センサ構成の断面図である。

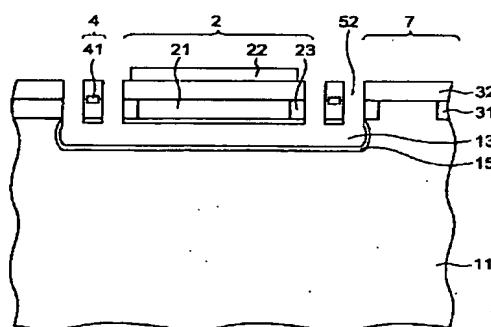
#### 【符号の説明】

- |    |           |
|----|-----------|
| 1  | 基板        |
| 11 | シリコン基板    |
| 12 | 絶縁体基板     |
| 13 | 平板状空洞     |
| 14 | 部分空洞      |
| 15 | 空洞内酸化膜    |
| 2  | 検知部       |
| 21 | 検知層       |
| 22 | 赤外吸収層     |
| 23 | 絶縁膜       |
| 24 | p-n接合素子   |
| 25 | 第1導電型の半導体 |
| 26 | 第2導電型の半導体 |
| 27 | 内部配線      |
| 31 | 絶縁膜       |
| 32 | 絶縁膜       |
| 4  | 支持脚       |
| 41 | 配線        |
| 51 | エッチング孔    |
| 52 | 支持脚形成溝    |
| 6  | 空洞        |
| 7  | 処理回路部     |
| 71 | MOSトランジスタ |
| 72 | ソース拡散層    |
| 73 | ドレイン拡散層   |
| 74 | ゲート酸化膜    |
| 75 | ゲート電極     |

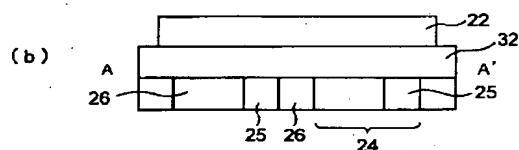
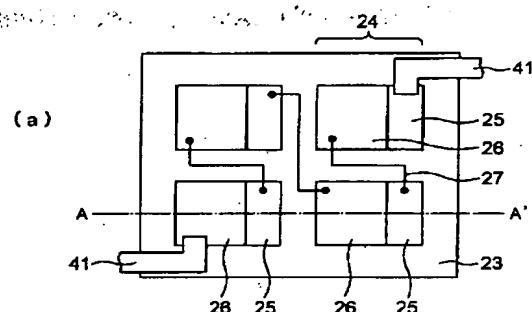
【図1】



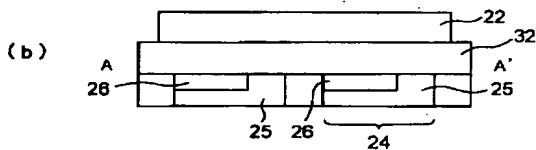
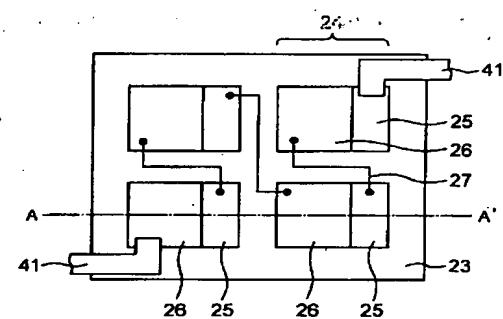
【図7】



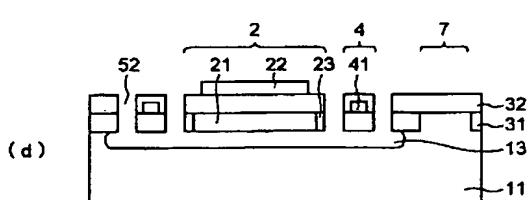
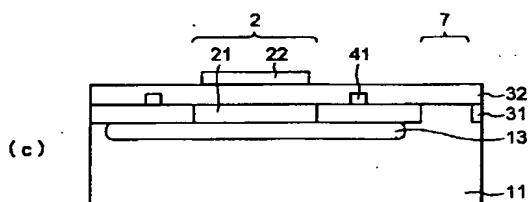
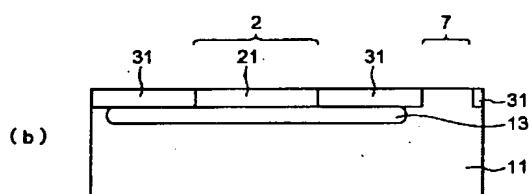
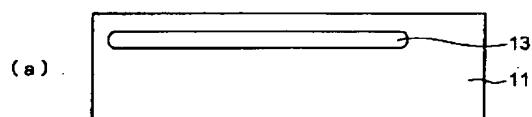
【図2】



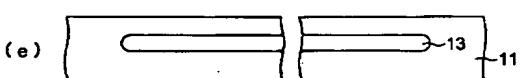
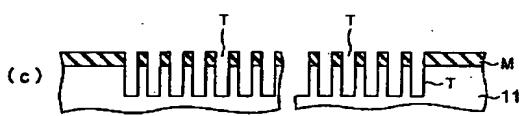
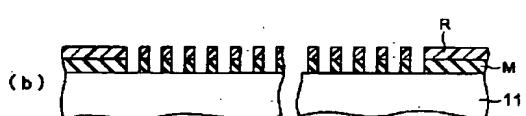
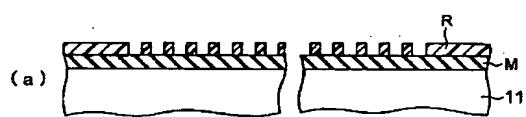
【図3】



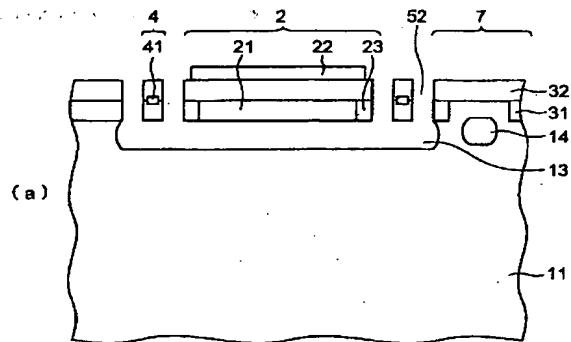
【図4】



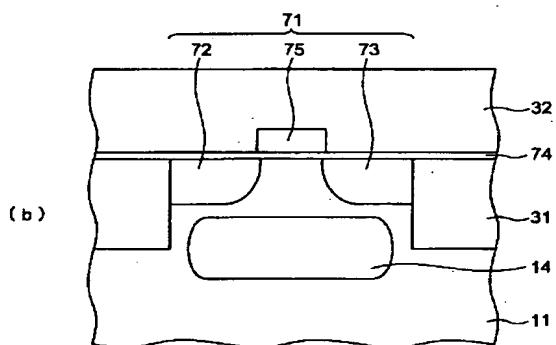
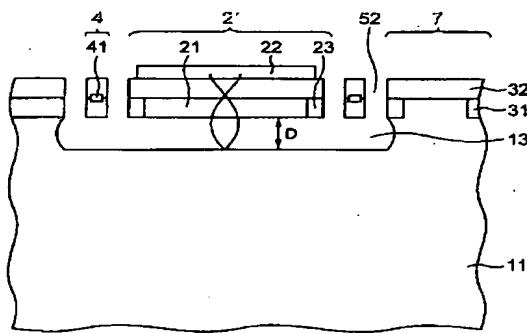
【図5】



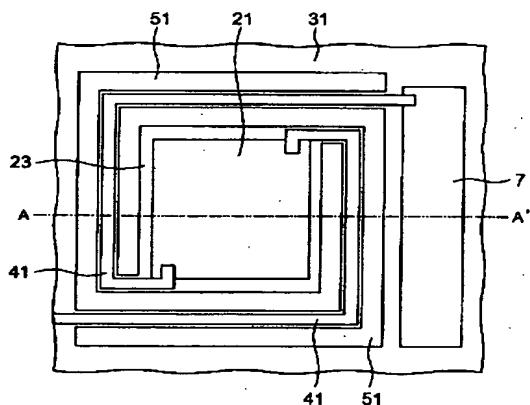
【図6】



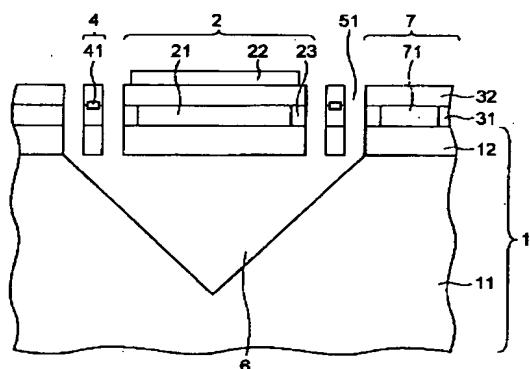
【図8】



【図9】



【図10】



フロントページの続き

(72) 発明者 重 中 圭太郎  
神奈川県川崎市幸区小向東芝町1 株式会  
社東芝研究開発センター内

F ターム(参考) 2G065 AA04 AB02 BA14 BE08 CA13  
DA06  
2G066 AC13 AC14 BA55 BB09 CA01  
CA08  
4M118 AA01 AB01 BA06 CA03 CB20  
EA20  
5F088 AA02 AB02 BA01 BB06 JA03  
KA10